

МИНОБРНАУКИ РОССИИ

Институт сферы обслуживания и предпринимательства (филиал)
Федерального государственного бюджетного образовательного учреждения
высшего профессионального образования
«Донской государственной технической университет»
в г. Шахты Ростовской области
(ИСО и П (филиал) ДГТУ)

УТВЕРЖДАЮ
Председатель НМСН

_____ 1899 г.

Схемотехника ЭВМ
рабочая программа дисциплины (модуля)

Закреплена за **Кафедра вычислительной техники и электроники**
Учебный план 09_03_01_ИиВТ-16-1234-2016.plm.xml
Направление 09.03.01 Информатика и вычислительная техника
Квалификация **бакалавр**
Форма обучения **очная**
Общая трудоемкость **5 ЗЕТ**

Часов по учебному плану 180
в том числе:
аудиторные занятия 128
самостоятельная работа 25
экзамены 27

Виды контроля в семестрах:
экзамены 6
зачеты 6

Распределение часов дисциплины по семестрам

Вид занятий	№ семестров, число учебных недель в семестрах																	
	1		2	3		4		5		6		7		8		Итого		
	У	Р	УП	РП	УП	РП	УП	Р	У	РП	УП	Р	У	РП	УП	Р	УП	РПД
Лекции											36	3					36	36
Лабораторны											56	5					56	56
Практические											36	3					36	36
КСР																		
Ауд. занятия											128	1					128	128
Сам. работа											25	1					25	100
Итого											180	2					180	255

Программу составил(и):

Белозерских Василий Вениаминович, старший преподаватель кафедры "Вычислительной техники и электроники"

Рецензент(ы):

к.ф.-м.н., Пашинев Владимир Валентинович, доцент кафедры "Вычислительной техники и электроники" _____

Рабочая программа дисциплины

Схемотехника ЭВМ

разработана в соответствии с ФГОС:

Федеральный государственный образовательный стандарт высшего образования. Уровень высшего образования - Бакалавриат. Направление подготовки 09.03.01 "Информатика и вычислительная техника". Утвержден приказом Министерством образования и науки РФ от 12 января 2016 г. № 5

составлена на основании учебного плана:

Направление 09.03.01 Информатика и вычислительная техника
утвержденного учёным советом вуза от 30.12.1899 протокол № .

Рабочая программа одобрена на заседании кафедры

Кафедра вычислительной техники и электроники

Протокол от _____ 1899 г. № ____

Срок действия программы: 2016-2017 уч.г.

Зав. кафедрой д.т.н., профессор Седалищев В.Н.

УП: 09_03_01_ИиВТ-16-1234-2016.plm.xml

стр. 3

Визирование РПД для исполнения в очередном учебном году

Утверждаю: Председатель НМСС

_____ 1900 г.

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 1900-1901 учебном году на заседании кафедры

Кафедра вычислительной техники и электроники

Протокол от _____ 1900 г. № ____
Зав. кафедрой д.т.н., профессор Седалищев В.Н.

Визирование РПД для исполнения в очередном учебном году

Утверждаю: Председатель НМСС

_____ 1901 г.

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 1901-1902 учебном году на заседании кафедры

Кафедра вычислительной техники и электроники

Протокол от _____ 1901 г. № ____
Зав. кафедрой д.т.н., профессор Седалищев В.Н.

Визирование РПД для исполнения в очередном учебном году

Утверждаю: Председатель НМСС
_____ 1902 г.

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 1902-1903 учебном году на заседании кафедры
Кафедра вычислительной техники и электроники

Протокол от _____ 1902 г. № ____
Зав. кафедрой д.т.н., профессор Седалищев В.Н.

Визирование РПД для исполнения в очередном учебном году

Утверждаю: Председатель НМСС
_____ 1903 г.

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 1903-1904 учебном году на заседании кафедры
Кафедра вычислительной техники и электроники

Протокол от _____ 1903 г. № ____
Зав. кафедрой д.т.н., профессор Седалищев В.Н.

УП: 09_03_01_ИнВТ-16-1234-2016.plm.xml

стр. 4

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

1.1	Цель изучения дисциплины – формирование у будущих специалистов теоретических знаний и практических навыков по использованию современных достижений цифровой электронной техники для решения широкого спектра задач в различных областях, а именно:
1.2	• ознакомить студентов с основами теории построения цифровых устройств и систем;
1.3	• привить навыки работы с различными средствами вычислительной техники;
1.4	• изложить основные принципы организации БИС/СБИС программируемой структуры, микропроцессорных комплектов и памяти.
1.5	Основными задачами изучения дисциплины «Схемотехника ЭВМ» являются:
1.6	• изучение схемотехнического построения, системы параметров, функционального состава и особенностей применения современных интегральных схем;
1.7	• изучение принципов построения функциональных узлов вычислительных машин;
1.8	• освоение методов анализа и синтеза типовых функциональных узлов;
1.9	• освоение современных методов и средств схемотехнического проектирования средств вычислительной техники.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП

Цикл (раздел) ООП:		Б1.В.ОД
2.1	Требования к предварительной подготовке обучающегося:	
2.2	Дисциплины и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:	

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)

ОПК-4: способностью участвовать в настройке и наладке программно-аппаратных комплексов

Знать:	
Уровень 1	
Уровень 2	
Уровень 3	
Уметь:	
Уровень 1	
Уровень 2	
Уровень 3	

Владеть:	
Уровень 1	
Уровень 2	
Уровень 3	

ПК-2: способностью разрабатывать компоненты аппаратно-программных комплексов и баз данных, используя современные инструментальные средства и технологии программирования

Знать:	
Уровень 1	
Уровень 2	
Уровень 3	
Уметь:	
Уровень 1	
Уровень 2	
Уровень 3	
Владеть:	
Уровень 1	
Уровень 2	
Уровень 3	

ПК-5: способностью сопрягать аппаратные и программные средства в составе информационных и автоматизированных систем

Знать:	
---------------	--

Уровень 1	
Уровень 2	
Уровень 3	
Уметь:	
Уровень 1	
Уровень 2	
Уровень 3	
Владеть:	
Уровень 1	
Уровень 2	
Уровень 3	

В результате освоения дисциплины обучающийся должен

3.1	Знать:
3.1.1	Об основных тенденциях развития цифровой техники;
3.1.2	Об основных функциональных узлах вычислительных машин;
3.1.3	О современных методах проектирования средств вычислительной техники.
3.2	Уметь:
3.2.1	Терминологию, систему параметров и характеристики современных ИС;
3.2.2	Классификацию и назначение элементов и узлов вычислительных машин;
3.2.3	Физические основы, принципы функционирования элементов ВМ комбинационного и последовательностного типа;
3.2.4	Принцип действия, методы синтеза и анализа функциональных узлов вычислительных машин;
3.2.5	Тенденции развития схмотехники вычислительных машин;
3.3	Владеть:
3.3.1	Проектирования узлов и устройств вычислительных машин с требуемыми параметрами;
3.3.2	Выполнения анализа параметров узлов и устройств вычислительных машин;
3.3.3	Обосновывания выбора элементной базы согласно техническому заданию;
3.3.4	Работы с технической литературой, справочниками, тех. документацией, ГОСТами.

Код занятия	Наименование разделов и тем /вид занятия/	Семестр /	Часов	Компетен-	Литература
	Раздел 1. Введение. Классификация, краткая характеристика возможностей и применений СхЭВМ. Основные понятия и термины.				
1.1	Место цифровых устройств в современной технике. История развития цифровых устройств. Область применения. Понятия степени интеграции. Развитие БИС/СБИС. Основные направления развития и применения. Современные схмотехнологии в производстве ИС. Отличия схмотехнологий КМОП, ТТЛ и ЭСЛ. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6
1.2	Новейшие схмотехнологии производства ИС с использованием новых материалов. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6
	Раздел 2. Простейшие модели и система параметров логических элементов.				
2.1	Простейшие модели логических элементов. Статические параметры ЛЭ. Быстродействие ЛЭ. Мощность потребления ЛЭ. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.3 Л2.4 Л2.5 Л2.6
2.2	Система параметров КМОП (высоковольтных и низковольтных). Система параметров ТТЛ(Ш). Система параметров ЭСЛ. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.3 Л2.4 Л2.5 Л2.6
	Раздел 3. Типы выходных каскадов цифровых элементов.				

3.1	Логический выход. Элементы с тремя состояниями выхода. Выход с открытым коллектором(ОК) и эмитером(ОЭ). Нагрузочная характеристика элементов с ОК. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.4 Л2.5
3.2	Оценка нагрузочной характеристики элементов с ОК. Формирование парафазных выходных сигналов в элементах ЭСЛ. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.4 Л2.5
	Раздел 4. Паразитные связи цифровых элементов по цепям питания.				
4.1	Паразитные связи цифровых элементов по цепям питания. Фильтрация питающих напряжений в схемах ЦУ. Зависимость помех по цепям питания от качества электрических соединений. /Лек/	6	4	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.4 Л2.5
4.2	Зависимость помех по цепям питания от качества применяемых блокировочных конденсаторов. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.4 Л2.5
	Раздел 5. Передача сигналов в цифровых узлах и устройствах.				
5.1	Перекрестные помехи. Искажение сигналов в несогласованных линиях. Линии передачи сигналов. Параллельное согласование волновых сопротивлений. Последовательное согласование волновых сопротивлений. /Лек/	6	4	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.1 Л2.2
5.2	Способы параллельного и последовательного согласования волновых сопротивлений. /Ср/	6	4	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.1 Л2.2
	Раздел 6. Вспомогательные элементы цифровых узлов и устройств.				
6.1	Элементы задержки. Генераторы импульсов. Формирования импульсов по длительности. Элементы индикации. /Лек/	6	2	ОПК-4 ПК- 2	Л1.1 Л2.2 Л2.5
6.2	Схемы формирования импульсов по длительности. Схемы для управления элементами индикации. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.5
	Раздел 7. Типовые ситуации применения цифровых ИС в узлах вычислительной техники.				

7.1	Режим неиспользуемых входов. Режим неиспользуемых элементов Наращивание числа входов. Снижение нагрузок на входах ЛЭ. Согласование входных и выходных сигналов разных схемотехнологий. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.3 Л2.4 Л2.5
7.2	Согласование входных и выходных сигналов разных схемотехнологий. /Ср/	6	2	ОПК-4 ПК- 2	Л1.1 Л2.3 Л2.4 Л2.5
Раздел 8. Введение в проблематику проектирования ЦУ комбинационного типа. Риски.					
8.1	Введение в проблематику проектирования ЦУ комбинационного типа. Риски. Способы минимизации логических функций. Критерии качества проекта цифровых устройств. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.3 Л2.4 Л2.5
8.2	Способы минимизации логических функций. Критерии качества проекта цифровых устройств. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.3 Л2.4 Л2.5
Раздел 9. Двоичные дешифраторы, приоритетные и двоичные шифраторы.					
9.1	Двоичные дешифраторы. Приоритетные и двоичные шифраторы. Указатели старшей единицы. Нарращивание разрядности приоритетного шифратора. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.3 Л2.4 Л2.5
9.2	Способы наращивание разрядности приоритетного шифратора. /Ср/	6	2	ОПК-4 ПК- 2	Л1.1 Л2.3 Л2.4 Л2.5
Раздел 10. Мультиплексоры и демультиплексоры. УЛМ.					
10.1	Мультиплексоры и демультиплексоры. УЛМ. Способы настройки УЛМ. Нарращивание размерности мультиплексора. Пирамидальные структуры УЛМ. Теорема Шеннона. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.3 Л2.4 Л2.5
10.2	Теорема Шеннона и ее применение для пирамидальных структур. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.3 Л2.4 Л2.5

УП: 09_03_01_ИиВТ-16-1234-2016.plm.xml

стр. 7

Раздел 11. Компараторы, схемы контроля.					
11.1	Компараторы. Контроль по модулю 2. Схемы свертки. Мажоритарный элемент. Контроль с использованием кода Хемминга. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.4 Л2.5
11.2	Схема кодера и декодера для кода Хемминга. /Ср/	6	2	ОПК-4 ПК- 2	Л1.1 Л2.4 Л2.5
Раздел 12. Сумматоры, АЛУ, ускоренный перенос, умножители.					
12.1	Одноразрядный сумматор. Параллельный сумматор с параллельным переносом. Параллельный сумматор с параллельным переносом. Сумматоры групповой структуры. Последовательный сумматор. Накапливающий сумматор. АЛУ, блоки ускоренного переноса. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.4 Л2.5
12.2	Матричные умножители. Схемы ускоренного умножения. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.4 Л2.5
Раздел 13. Триггеры. Схемотехника. Применение.					
13.1	Триггеры. Схемотехника. Применение. Аномальные состояния триггеров. Применение триггеров в схемах ввода и синхронизации логических сигналов. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.4 Л2.5
13.2	Схемы применения триггеров в схемах ввода и синхронизации логических сигналов. /Ср/	6	2	ОПК-4 ПК- 2	Л1.1 Л2.2 Л2.4 Л2.5
Раздел 14. Синхронизация цифровых устройств.					
14.1	Синхронизация цифровых устройств. Параметры тактовых импульсов. Структура устройств синхронизации. Однофазная синхронизация. Двухфазная синхронизация. Размножение тактовых импульсов. Коррекция расфазирования импульсов. /Лек/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.1 Л2.2 Л2.4
14.2	Способы коррекции расфазирования импульсов. /Ср/	6	2	ОПК-4 ПК- 2	Л1.1 Л2.1 Л2.2 Л2.4
Раздел 15. Регистры и счетчики.					

15.1	Регистры и регистровые файлы. Счетчики. Классификация. Двоичные счетчики. Счетчики с групповой структурой. Двоично-кодированные счетчики с произвольным модулем. Счетчики с недвоичным кодированием (в коде Грея, в коде 1 из N). /Лек/	6	4	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.3 Л2.4 Л2.5
15.2	Счетчики с недвоичным кодированием (в коде Грея, в коде 1 из N) /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.1 Л2.2 Л2.3 Л2.4 Л2.5
	Раздел 16. Проектирование устройств на программируемых логических интегральных схемах				
16.1	Архитектура и схемотехника ИС с программируемой структурой. История развития интегральных схем с программируемой структурой. Классификация ПЛИС. Базовые матричные кристаллы. Общие свойства микросхем программируемой логики. CPLD-сложные программируемые логические устройства. FPGA – программируемые пользователем вентильные матрицы. /Пр/	6	6	ОПК-4 ПК- 2 ПК-5	Л1.2
16.2	Архитектура и схемотехника ИС смешанных сигналов с программируемой структурой. История развития интегральных схем смешанных сигналов. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.2
16.3	Языки описания дискретных устройств. Общая характеристика языка AHDL. Структура программ. /Пр/	6	4	ОПК-4 ПК- 2	Л1.2
16.4	Языки описания дискретных устройств. VHDL и Verilog. /Ср/	6	2	ОПК-4 ПК- 2	Л1.2
16.5	Типы данных AHDL. Выражения языка AHDL. Оператор присваивания. /Пр/	6	4	ОПК-4 ПК- 2	Л1.2
16.6	Типы данных VHDL и Verilog. Выражения языка VHDL и Verilog. /Ср/	6	2	ОПК-4 ПК- 2	Л1.2
16.7	Оператор выбора и оператор условия. Таблицы. Оператор повторения. /Пр/	6	4	ОПК-4 ПК- 2 ПК-5	Л1.2

УП: 09_03_01_ИиВТ-16-1234-2016.plm.xml

стр. 8

16.8	Оператор выбора и оператор условия, таблицы, оператор повторения VHDL и Verilog. /Ср/	6	2	ОПК-4 ПК- 2 ПК-5	Л1.2
16.9	Описание регистровых схем. /Пр/	6	4	ОПК-4 ПК- 2	Л1.2
16.10	Описание регистровых схем VHDL и Verilog. /Ср/	6	2	ОПК-4 ПК- 2	Л1.2
16.11	Монтажная логика. Буферные примитивы. /Пр/	6	4	ОПК-4 ПК- 2	Л1.2
16.12	Монтажная логика. Буферные примитивы VHDL и Verilog. /Ср/	6	2	ОПК-4 ПК- 2	Л1.2
16.13	Цифровые автоматы. /Пр/	6	4	ОПК-4 ПК- 2	Л1.2
16.14	Цифровые автоматы VHDL и Verilog. /Ср/	6	2	ОПК-4 ПК- 2	Л1.2
16.15	Иерархическое проектирование в AHDL. /Пр/	6	6	ОПК-4 ПК- 2	Л1.2
16.16	Иерархическое проектирование в VHDL и Verilog. /Ср/	6	2	ОПК-4 ПК- 2	Л1.2
16.17	Лабораторная работа №1: «Проектирование простых устройств на базе ПЛИС ALTERA» /Лаб/	6	16	ОПК-4 ПК- 2	Л1.2
16.18	Проектирование простых устройств на базе ПЛИС ALTERA /Ср/	6	12	ОПК-4 ПК- 2	Л1.2
16.19	Лабораторная работа №2: «Проектирование счетчиков на базе ПЛИС ALTERA» /Лаб/	6	14	ОПК-4 ПК- 2	Л1.2
16.20	Проектирование счетчиков на базе ПЛИС ALTERA /Ср/	6	12	ОПК-4 ПК- 2	Л1.2
16.21	Лабораторная работа №3: «Проектирование цифровых автоматов на базе ПЛИС ALTERA» /Лаб/	6	12	ОПК-4 ПК- 2	Л1.2
16.22	Проектирование цифровых автоматов на базе ПЛИС ALTERA /Ср/	6	12	ОПК-4 ПК- 2	Л1.2

16.23	Лабораторная работа №4: «Проектирование цифровых узлов с шинной организацией на базе ПЛИС ALTERA» /Лаб/	6	14	ОПК-4 ПК- 2	Л1.2
16.24	Проектирование цифровых узлов с шинной организацией на базе ПЛИС ALTERA /Ср/	6	16	ОПК-4 ПК- 2	Л1.2
Раздел 17. Аттестация					
17.1	/Экзамен/	6	27		Л1.1 Л1.2

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ

6.1. Контрольные вопросы и задания

6.2. Темы письменных работ

Сравнительный анализ цифровых схмотехнологий отечественного и зарубежного производства.
 Расчет схем с ОК для работы на различную нагрузку.
 Построение цифровых узлов на логических микросхемах малой и средней степени интеграции.
 Построение цифровых устройств с использованием ПЛИС.
 Основные характеристики и особенности применения Verilog, AHDL, VHDL.
 Обзор средств разработки, программирования и сквозного проектирования цифровых и смешанных устройств на базе ПЛИС и ПАИС.

7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

7.1. Рекомендуемая литература

7.1.1. Основная литература

	Авторы, составители	Заглавие	Издательство, год	Кол
Л1 .1	Бойко В.И. и др.	Схмотехника электронных систем. Цифровые устройства.	СПб.: БХВ-Петербург, 2004	0

УП: 09_03_01_ИнВТ-16-1234-2016.plm.xml

стр. 9

	Авторы, составители	Заглавие	Издательство, год	Кол
Л1 .2	Р. И. Грушвицкий, А. Х. Мурсаев, Е. П. Угрюмов	Проектирование систем на микросхемах программируемой логики	СПб : БХВ-Петербург, 2002	0

7.1.2. Дополнительная литература

	Авторы, составители	Заглавие	Издательство, год	Кол
Л2 .1	Баскаков С.И.	Радиотехнические цепи и сигналы	М.: Высш. Шк., 2000	0
Л2 .2	Бойко В.И. и др	Схмотехника электронных систем. Микропроцессоры и микроконтролеры	СПб.: БХВ-Петербург, 2004	0
Л2 .3	Фрике К.	Вводный курс цифровой электроники	М.: Техносфера, 2003	0
Л2	Токхейм Р.	Основы цифровой техники	М.: Мир, 1988	0
Л2	Йенсен Й.	Цифровая техника	М.: Мир, 1994	0
Л2 .6	Мышляева И.М.	Цифровая схмотехника: Учебник для сред. проф. образования	М.: Издательский центр «Академия», 2005	0

7.2. Электронные образовательные ресурсы

Э1	1. www.gpntb.ru/ Государственная публичная научно-техническая библиотека.
Э2	2. www.nlr.ru/ Российская национальная библиотека.
Э3	3. www.nns.ru/ Национальная электронная библиотека.
Э4	4. www.rsl.ru/ Российская государственная библиотека.
Э5	5. www.microinform.ru/ Учебный центр компьютерных технологий «Микроинформ».
Э6	6. www.tests.specialist.ru/ Центр компьютерного обучения МГТУ им. Н.Э.Баумана.
Э7	7. www.intuit.ru/ Образовательный сайт
Э8	8. www.window.edu.ru/ Библиотека учебной и методической литературы
Э9	9. www.ihitka.lib.ru/ Библиотека учебной и методической литературы
Э1 0	10. news.rea.ru/portal/Departments.nsf/(Index)/Lib Библиотека Российской экономической академии им. Плеханова.
Э1	11. www.e.lanbook.com Электронная библиотечная система издательства "Лань"

7.3. Программное обеспечение

7.3.1	MAXPLUS+II v10.2, MS Office или OpenOffice, Internet Explorer или Opera или т.п.
-------	--

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

8.1	В процессе ведения занятий используются персональные компьютеры в лаборатории схемотехники и микропроцессорных систем каф. вычислительной техники и электроники (ауд. 209к), отладочные платы на основе ЕРМ3032А, программатор ПЛИС, проектор (для проведения презентаций в аудитории), ноутбук, проекционный экран.
-----	--